

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 02-148889

(43)Date of publication of application : 07.06.1990

(51)Int.Cl.

H05K 3/46

(21)Application number : 63-302676

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 30.11.1988

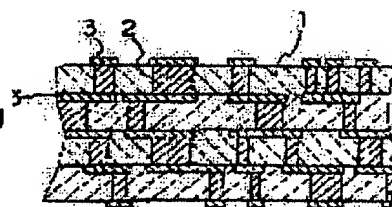
(72)Inventor : KATSUBE SEIJI

(54) MULTILAYERED CERAMIC BOARD

(57)Abstract:

**PURPOSE:** To make the filling state of conductive paste uniform and to make the deformation of the external shape of a boardless by providing through holes so that the through holes are not overlapped in the laminating direction between neighboring ceramics layers.

**CONSTITUTION:** Through holes 2 a having the various kinds of diameters are provided in ceramics layers 1 so that the through holes are not overlapped in the laminating direction between the neighboring ceramics layers. Conductive layers 3 are formed on the ceramics layers 1. The ceramics layers 1 are electrically connected by way of the through holes 2. A green sheet whose main component is aluminum nitride is formed by a doctor blade method. The size of the hole is adjusted so that the wiring has a desired electric resistance. The through holes are formed with punches. Tungsten paste which is to become the conductive layer is printed on each green sheet by a screen printing method. They are laminated and thermally bonded by compression.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of  
rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平2-148889

⑬ Int.Cl.<sup>9</sup>

識別記号

庁内整理番号

⑭ 公開 平成2年(1990)6月7日

H 05 K 3/46

N  
H7039-5E  
7039-5E

審査請求 未請求 請求項の数 2 (全4頁)

⑮ 発明の名称 セラミックス多層基板

⑯ 特 願 昭63-302676

⑰ 出 願 昭63(1988)11月30日

⑱ 発 明 者 勝 部 成 二 神奈川県川崎市幸区柳町70番地 株式会社東芝柳町工場内

⑲ 出 願 人 株 式 会 社 東 芝 神奈川県川崎市幸区堀川町72番地

⑳ 代 理 人 弁 理 士 須 山 佐 一

## 明 細 書

## 1. 発明の名称

セラミックス多層基板

## 2. 特許請求の範囲

(1) 回路を形成する導電層とセラミックス層とが交互に積層され、前記セラミックス層に設けられたスルーホールを介して前記各導電層同士が電気的に接続されているセラミックス多層基板において、

前記スルーホールが、隣接する前記各セラミックス層間で積層方向の重なりを避けて設けられていることを特徴とするセラミックス多層基板。

(2) 回路を形成する導電層とセラミックス層とが交互に積層され、前記セラミックス層に設けられたスルーホールを介して前記各導電層同士が電気的に接続されているセラミックス多層基板において、

前記スルーホールが、前記各セラミックス層ごとにそれぞれ統一された径寸法を有することを特徴とするセラミックス多層基板。

## 3. 発明の詳細な説明

〔発明の目的〕

(産業上の利用分野)

本発明は、スルーホールによって相互接続されているセラミックス多層基板に関する。

(従来の技術)

ハイブリッドICは、基板表面を2次元的に利用する形で発展してきた。しかし、ICの高密度化の勢いは激しく、より高い単位面積当たりの回路密度を実現する実装形態として基板の多層化による3次元回路構成が取入れられている。

このような多層基板の配線は、内層の接続ランドに直接はんだ付けなどができるように、その内層より外側の層構成材をクリアランス状にくり抜いた状態で完成させるようにしたクリアランス法、層間の接続と配線パターンをめっき金属で形成しながら、一層ずつ積み上げていくビルドアップ法、および、基板に貫通穴(スルーホール)を設け、導体ペーストを充填したり、スルーホールの穴壁部にめっき金属を析出させて、層間の接続をとる

## 特開平2-148889(2)

ようにしたスルーホール法がある。

このうちスルーホール法は、量産性に富み、層数の増大、配線密度の向上も他の方法に比べて容易であるため、最も広く実用化されている。

スルーホール法によるセラミックス多層基板は、セラミックス層と導電層とが交互に積層されたものであり、あらかじめスルーホールを設けた未焼成のセラミックスシート（以下、グリーンシートと称す。）にタングステンまたはモリブデンなどを主成分とする導体ペーストを印刷し、必要な層の数だけグリーンシートを重ねて熱圧着し、焼成することによって作製されている。

また、スルーホールのホールサイズは、基板の配線パターンと密接に関係している。すなわち、基板全体の配線が有する電気抵抗は導電層の体積に比例するため、電気抵抗値の調整をスルーホールのホールサイズを変化させることによって行っていた。

そして、とくに配線パターンに関与しない部分は、電気抵抗を最小にするため、なるべく配線の

長さを短くするように、隣接するセラミックス層間におけるスルーホールの位置をずらさず積層方向に一直線上に形成していた。

（発明が解決しようとする課題）

しかしながら、ICの高集積化に伴って、セラミックス多層基板の配線パターンが複雑化し、スルーホールのホールサイズが小さくなるとともに、形成されるスルーホールの数も多くなっている。

このため、セラミックス層に対して導電層の占める割合が大きくなり、グリーンシートの焼成時におけるグリーンシートと導体ペーストの収縮量の差が、基板外形を変形させるという問題が生じている。

特に、隣接するセラミックス層間におけるスルーホールの位置が積層方向に一直線上に配置されている割合が多いと、スルーホール内に充填されている導体ペーストの焼成時において発生する膨上がりや陥没などによる変形が、直線上で増幅され、より大きな外形変形につながっていた。

さらに、電気抵抗値の調整をスルーホールのホールサイズを変化させることによって行っていたが、スルーホールへの導体ペーストの充填においてホールサイズと印刷回数は無関係でなく、同じ印刷回数ではホールサイズによって導体ペーストの充填状態が均一にならず、大きなスルーホールでは導体ペーストの不足による陥没が生じ、小さなスルーホールでは過剰の導体ペーストがスルーホールから流出し突起状の変形をひきおこしていた。

また、熱伝導率が高く放熱性に優れるなどの特性を有することから、最近多用されはじめている窒化アルミニウムセラミックスは、従来一般的に用いられていたアルミナよりも焼成時の収縮率が大きく、部分的な収縮差が生じ易かった。

このため、窒化アルミニウムセラミックスを多層基板として使用する場合、上述したような基板外形の変形が大きく、歩留りの低下が問題となっていた。

本発明はこのような問題に対処するためになき

れたもので、スルーホールへの導体ペーストの充填状態が均一で、基板の外形変形が少なく形状精度の高いセラミックス多層基板を提供することを目的とする。

〔発明の構成〕

（課題を解決するための手段）

本発明のセラミックス多層基板は、回路を形成する導電層とセラミックス層とが交互に積層され、前記セラミックス層に設けられたスルーホールを介して前記各導電層同士が電気的に接続されているセラミックス多層基板において、前記スルーホールが、隣接する前記各セラミックス層間で積層方向の重なりを避けて設けられていることを特徴としている。

また、前記スルーホールが、前記各セラミックス層ごとにそれぞれ統一された径寸法を有することを特徴としている。

（作用）

本発明のセラミックス多層基板によれば、スルーホールが、隣接するセラミックス層間で積層

## 特開平2-148889(3)

方向に重ならないように設けられているため、焼成時におけるセラミックスと導体ペーストとの収縮量の差によって生じる変形が隣接する2層間で相殺緩和され、基板外形の大きな変形を防ぐことができる。

また、本発明のセラミックス多層基板は、各セラミックス層におけるスルーホール2のホールサイズが統一されているため、導体ペーストの充填を均一に行うことができる。

したがって焼成時の収縮が基板全体として均一となり、形状精度が向上する。

## (実施例)

次に、本発明の一実施例について図面を用いて説明する。

## 実施例1

第1図は本発明の一実施例のセラミックス多層基板の断面図であり、セラミックス層1には種々の径寸法を有するスルーホール2が、隣接するセラミックス層間で積層方向の重なりがないように設けられている。そして、セラミックス層1には

導電層3が形成され、スルーホール2を介して各セラミックス層1は電気的に接続されている。

このようなセラミックス多層基板を以下のような方法で作製した。

窒化アルミニウムを主成分とするグリーンシートをドクターブレード法によって作製し、ホールサイズが各セラミックス層ごとに同径となるように配線パターンを設計して、スルーホールをパンチにより形成した。

その後、実施例1と同一条件でグリーンシートを積層し、焼成した。

こうして得たセラミックス多層基板の製造工程における歩留りを調べたところ、製造品総数30に対して形状変形による不良品数は0であった。

## 比較例

窒化アルミニウムを主成分とするグリーンシートをドクターブレード法によって作製し、電気抵

導電層3が形成され、スルーホール2を介して各セラミックス層1は電気的に接続されている。

このようなセラミックス多層基板を以下のような方法で作製した。

窒化アルミニウムを主成分とするグリーンシートをドクターブレード法によって作製し、配線が所望の電気抵抗を有するようにホールサイズを調整して、スルーホールをパンチにより形成した。

次いで、各グリーンシート上に導電層となるクングステンペーストをスクリーン印刷によって印刷し、これらを積層して熱圧着した。

そして、この積層体を脱脂した後、1800℃で焼成した。

こうして得たセラミックス多層基板の製造工程における歩留りを調べたところ、製造品総数100に対して形状変形による不良品数は0であった。

## 実施例2

第2図は本発明の他の実施例のセラミックス多層基板の断面図であり、セラミックス層1にはホールサイズの統一されたスルーホール2が、隣接

抗の値を調整するためにホールサイズを変化させたスルーホールをパンチにより形成した。

また、なるべく配線の長さを短くするために、配線パターンに関与しない部分は、層間のスルーホール接続を直線上に配置されるように形成した。

その後、実施例1と同一条件でグリーンシートを積層し、焼成した。

こうして得たセラミックス多層基板の製造工程における歩留りを調べたところ、製造品総数100に対して形状変形による不良品数は50であった。

これらの結果から明らかなように、隣接するセラミックス層間のスルーホールの位置が積層方向に重ならないように形成された本発明のセラミックス多層基板は、焼成時に生じる各層の歪みが、隣接する2層間で相殺緩和されるため、基板全体としての外形変形を防ぐことができた。

したがって、歩留りが向上し、形状精度の高いセラミックス多層基板を得ることができた。

さらに、スルーホールのホールサイズが各セラミックス層ごとに同径であれば、導体ペーストの

## 特開平2-148889(4)

充填が均一に行われ、焼成時の外形変形をより小さくすることができた。

また、本発明は、焼成時の収縮率が大きい窒化アルミニウムセラミックスを基板として使用する場合、部分的な収縮の不均一を防ぐことができるため、特に有効である。

なお、ホールサイズは基板のスルーホールに対して $-20\% \sim +20\%$ の調整範囲であれば、形状精度および歩留りに大きな影響はみられなかった。

## 〔発明の効果〕

以上説明したように、本発明のセラミックス多層基板は、隣接するセラミックス層間のスルーホールが發層方向に直ならないように形成されているため、焼成時におけるグリーンシートと導体ペーストとの収縮率の差に起因するセラミックス層の歪みが隣接する2層間で相殺緩和され、基板全体としての外形変形を防ぐことができる。

さらに、本発明のセラミックス多層基板は、各セラミックス層内でのスルーホールのホールサイズが統一されているため、導体ペーストがスルー

ホール内に均一に充填され、導体ペースト充填のばらつきによる焼成時の変形を防ぐことができる。

したがって、形状精度の高いセラミックス多層基板を得ることができ、歩留りの向上を図ることができる。

## 4. 図面の簡単な説明

第1図および第2図は、本発明の実施例におけるセラミックス多層基板の断面図である。

1 ……セラミックス層

2 ……スルーホール

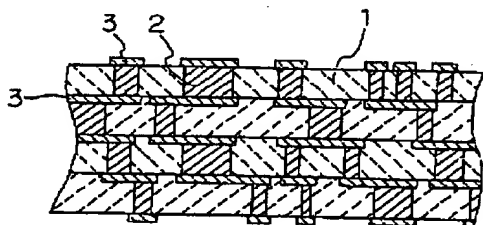
3 ……導電層

出願人

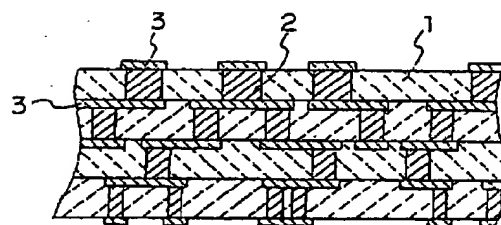
株式会社 東芝

代理人 弁理士

須山 佐一



第1図



第2図